

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-148599

(43)Date of publication of application : 27.05.1994

(51)Int.Cl.

G02F 1/133

G02F 1/1333

G09G 3/36

(21)Application number : 04-295399

(71)Applicant : SHARP CORP

(22)Date of filing : 04.11.1992

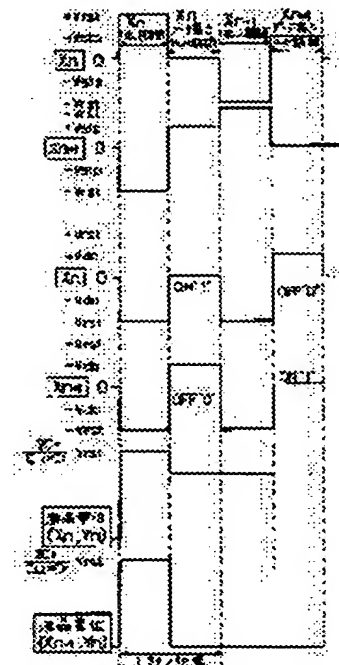
(72)Inventor : YONEDA YUTAKA
SHIMADA SHINJI

(54) DRIVING METHOD FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To generate the independency of the voltage when data erasure takes place from the previous polarization level suppress flickers on a picture plane when data is written or erased, check the generation of the cross-talk, and hinder the drop of the contrast.

CONSTITUTION: Before the data is written in the liquid crystal layer of a liquid crystal display which uses a ferro-dielectric film, a voltage over the level which causes the saturation of the spontaneous polarization of the ferro-dielectric film is applied so that the level of the spontaneous polarization is made constant, and thereby the variation of the liquid crystal impression voltage due to the history of polarizing is suppressed. It is also arranged so that zero or a voltage of the same polarity as that of the voltage written in the liquid crystal layer is applied to the ferro dielectric film in the picture element part which is in the non-select period, and thereby the variation of the liquid crystal potential in the non-select period is suppressed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-148599

(43)公開日 平成6年(1994)5月27日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 6 0	9226-2K		
1/1333	5 0 5	9225-2K		
G 0 9 G 3/36		7319-5G		

審査請求 未請求 請求項の数 2(全 5 頁)

(21)出願番号 特願平4-295399

(22)出願日 平成4年(1992)11月4日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 米田 裕

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 島田 伸二

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

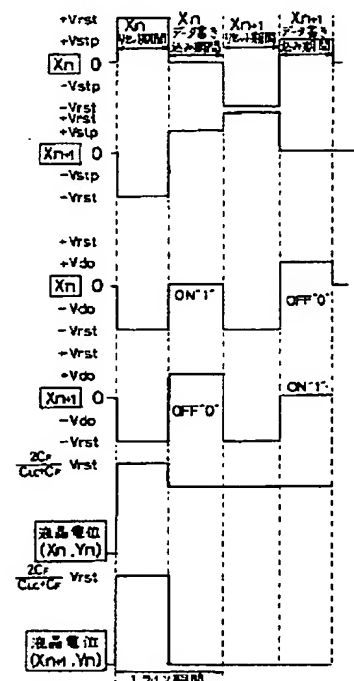
(74)代理人 弁理士 野河 信太郎

(54)【発明の名称】 液晶表示装置の駆動方法

(57)【要約】

【構成】 強誘電体膜を使用した液晶ディスプレイにおいて、液晶層にデータを書き込む前に、強誘電体膜の自発分極が飽和する以上の電圧を加えて、その自発分極のレベルを一定にし、分極の経歴による液晶印加電圧の変動を抑えること、また、非選択期間にある画素部の強誘電体膜に0或は液晶層に書き込まれている電圧の極性と同極性の電圧が加わる様にして非選択期間における液晶電位の変動を抑えることを特徴とする。

【効果】 この発明によれば、データの消去を行う際の電圧が前の分極レベルに依存しなくなると共に、データの書き込み、消去を行う際の画面のチラツキを抑える事ができる。またクロストークの発生を抑え、コントラストの低下を抑えることが出来る。



【特許請求の範囲】

【請求項1】 強誘電体膜をセル中に配した液晶ディスプレイにおいて、データの書き込みを行なう前に、強誘電体膜の自発分極が飽和する以上の電圧を加えて、その自発分極のレベルを一定にし、分極の経歴による液晶印加電圧の変動を抑えることを特徴とする液晶表示装置の駆動方法。

【請求項2】 強誘電体膜をセル中に配し、互いに交差する方向に配列した複数の走査電極と複数の信号電極との間に液晶を介存させ、走査電極に選択電圧又は非選択電圧を選択的に印加すると共に、信号電極にON情報電圧又はOFF情報電圧を選択的に印加して走査電極と信号電極とが交差する領域の各画素の表示を変化させるようにした液晶表示装置の駆動方法において、走査電極に非選択電圧を印加した画素について、液晶層に書き込まれている電圧の極性と同極性の電位か又は零電位を強誘電体膜に印加するようにしたことを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、強誘電体膜がセル中に配された液晶表示装置において用いられる駆動方法に関するものである。

【0002】

【従来の技術】 強誘電体膜を用いたマトリクス表示用液晶デバイスは、次のような特徴ともっている。即ち、

i) 外部からのバイアス（電圧印加）を切ると、容量分割による電圧降下は有るものの、基本的に残留分極レベルが液晶に印加される電圧となる。図4に示す強誘電体膜のヒステリシス（印加電圧E一分極レベルP）特性において、A点でデバイスへの電圧印加を遮断すると液晶には P_1 という電圧が加わる事になる。

ii) 残留分極レベルが異なると、次にデバイスに一定の電圧を加えたとしても、残留分極のレベルが異なる。

【0003】 この為、従来、図5のような電圧波形を走査電極Xと信号電極Yに加え、一旦1フィールド期間に渡って液晶電位が0（ $P=0$ ）となるような電圧を電極間に加えて、液晶が保持しているデータの消去動作を行い、その後、新しいデータに相当する電圧を電極間に加えるという操作を行っていた。

【0004】

【発明が解決しようとする課題】 ところで、上記ii)は、換言すれば、ある一定の残留分極レベルを得ようとした場合、前の状態によりデバイスに印加する電圧が異なる事を意味する。例えば図4において、残留分極レベルを0にしようとした場合、前のレベルが P_1 の時は E_4 を、前のレベルが P_2 の時には E_3 を加えなければならない。加えて、1フィールド期間に渡ってデータの消去動作を行うため、画像がちらつくという不具合も生じる。また非選択期間にある絵素の強誘電体層の残留分極

が反転し、結果としてクロストークの発生、コントラストの低下という不具合も起こっていた。

【0005】 この発明はこのような事情を考慮してなされたもので、データの書き込みを行なう前に強誘電体膜の自発分極の反転を飽和させる方法により表示制御が容易で、画像のちらつきを抑制することが可能であると共に非選択期間にある絵素の強誘電体層に、液晶層に電位と同極性の電位が加わる様にし強誘電体層の残留分極の反転を抑え、クロストークが無く、かつコントラストの低下を招かない液晶表示装置の駆動方法を提供するものである。

【0006】

【課題を解決するための手段】 この発明は、強誘電体膜をセル中に配した液晶ディスプレイにおいて、データの書き込みを行なう前に、強誘電体膜の自発分極が飽和する以上の電圧を加えて、その自発分極のレベルを一定にし、分極の経歴による液晶印加電圧の変動を抑えることを特徴とする液晶表示装置の駆動方法を提供するものである。また、この発明は、強誘電体膜をセル中に配し、互いに交差する方向に配列した複数の走査電極と複数の信号電極との間に液晶を介存させ、走査電極に選択電圧又は非選択電圧を選択的に印加すると共に、信号電極にON情報電圧又はOFF情報電圧を選択的に印加して走査電極と信号電極とが交差する領域の各画素の表示を変化させるようにした液晶表示装置の駆動方法において、走査電極に非選択電圧を印加した画素について、液晶層に書き込まれている電圧の極性と同極性の電位か又は零電位を強誘電体膜に印加するようにしたことを特徴とする液晶表示装置の駆動方法を提供するものである。

【0007】

【作用】 デバイスへ印加される電圧がある一定のレベル（飽和電圧）を越えると、自発分極の反転が飽和する飽和特性を示す事を利用し、液晶に情報を書き込む前に分極レベルをある一定の電位レベルにリセット、即ち図4で説明すると、飽和電圧 E_1 以上（或いは E_5 以下）の電圧をデバイスに加えデータの消去動作を行うと共に、非選択期間にある絵素部の強誘電体膜に、液晶層と同極性の電位が加わる様にしたものである。

【0008】 これにより、データを消去するために必要な電圧が前に状態に依存しなくなると共に、非選択期間におけるデータの変動（液晶に印加される電圧の変動）を低いレベルに抑える事ができる。加えて、1選択（走査）期間内或は数選択（走査）期間内に、画面の消去並びに映像情報の書き込みを行うことができるため、画面のちらつきを抑える事ができる。

【0009】

【実施例】 以下、強誘電体膜を使用した液晶ディスプレイを走査電極Xと信号電極Yによってマトリクス駆動する方法、つまり、強誘電体膜をセル中に配し、互いに交差する方向に配列した複数の走査電極Xと複数の信号

3

電極Yとの間に液晶を介存させ、走査電極Xに選択電圧又は非選択電圧を選択的に印加すると共に、信号電極YにON情報電圧又はOFF情報電圧を選択的に印加して走査電極Xと信号電極Yとが交差する領域の各画素の表示を変化させるようにした液晶表示装置の駆動方法を図面に基づいて詳細に説明する。図1は駆動の基本原理を説明するための強誘電体膜の印加電圧E-分極レベルP特性図である。即ち、信号電極Yの第nラインY_nに情報を書き込む際、このラインに一旦飽和電圧以上のパルスを加え、状態①にもって行く(リセット動作)。

【0010】次に、液晶に書き込む情報に応じて、その印加電圧を②の状態(“1”)或は③の状態(“0”)に設定する(書き込み動作)。書き込みラインが第(n+1)ラインY_{n+1}に移った後は、第nラインY_nでは常に正極性のパルスが印加されるようにする(データ保持動作)。これにより、書き込み動作により書き込んだレベルを維持出来る。

【0011】ところで、③の状態はデータ保持動作を行ううちに状態④に遷移するが、液晶の閾値特性により十分カバー出来ると考えられる。また、状態③を設定する際、バラツキにより③'或は③''の状態になることも予想されるが、非選択期間に常に一定方向の電位が加わるという動作の為に、最終的には④の点に落ち着く。

【0012】尚、以上の説明は強誘電体膜の残留分極が正の領域の駆動について述べている。この残留分極が負の領域の駆動は、以上の正負の極性を逆に考えれば良い(非走査期間において、強誘電体膜に印加される電位も逆極性に考える)。

【0013】強誘電体膜のヒステリシスの初期特性が、図2の(イ)に示すような線形特性ではなく、(ロ)に示すように非線形特性ならば液晶に要求される閾値特性は更に緩やかなものとなる。また、図1においてVA<VBとしても同様である。

【0014】図3に駆動波形の一例を示す。これは図7に示すように、走査電極X_n、X_{n+1}および信号電極Y_n、Y_{n+1}について画素(X_n、Y_n)、(X_{n+1}、Y_{n+1})をON、画素(X_n、Y_{n+1})、(X_{n+1}、Y_n)をOFFにする場合を示している。但し、この波形例では反転駆動を考慮していないが、反転駆動を行なった場合も、図中のデータ書き込み禁止電位の与え方が異なるだけで考え方は同様である。リセット期間中、リセットする走査電極Y_nには正極性のリセットパルス(Vrst)を加え、それ以外の走査電極には負極性のリセット禁止パルス(-Vrst)を加える。

【0015】一方、信号電極にはリセット期間中、負極性のパルス(-Vrst)を印加する。これにより、選択ラインは2Vrstの電圧でリセットされ、非選択ラインでは以前の情報がそのまま保持されることになる。ここで2Vrstは、自発分極を飽和させるに足る電圧である。

【0016】また、ここでは走査電極と信号電極に印加

4

する電圧比を1:1として説明しているが、トータルとしてこの電位が確保されれば良く、この比が1:1である必要は特にない。強誘電体膜と液晶層の容量をC_F、C_{LC}とするとその等価回路が図8ようになる構造の場合は、リセット期間では、画素(X_n、Y_n)および(X_{n+1}、Y_n)の液晶層には、それぞれその容量によって分圧された電圧2Vrst・C_F/(C_{LC}+C_F)が印加される。リセット期間が終了するとデータ書き込み期間に移行する。選択ラインの走査電極は、0電位(或はデータ書き込み電位)、非選択ラインの走査電極はデータ書き込み禁止電位(Vstp)に設定する。

【0017】信号電極については、ON情報(“1”)を書き込む電極は0電位(或はデータ書き込み電位)、OFF情報(“0”)を書き込む電極はVdo電位に設定する。この時、Vstp ≥ Vdoである。以上の操作により、選択ラインでは正しくデータの書き換えが行えたと共に、非選択ラインの強誘電体膜には常に液晶層に書き込まれている電圧の極性と同極性の電圧が加わる事になり、書き込まれている液晶電位の変動を抑える事が出来る。

【0018】以上、図3の走査方法はあくまでも基本形であり、ライン或はフィールド反転等により液晶にかかる電位を逆にする必要がある場合には、データ書き込み禁止電位の与え方に注意をすれば以上の正負の極性を逆に考えれば良い。また、強誘電体膜の応答速度に問題があり一選択(走査)期間内にデータの消去と書き込みを行えない場合には、数選択(走査)期間に渡って、データの消去と書き込みを行えば良い。1/0表示のみならず階調表示を行う場合にも以上の駆動法は応用できる。また以上の説明は、リセット処理を行った後Yの分極方向と同方向にデータの書き込みを行なった例であるが、行なった後、分極方向と逆方向にデータの書き込みを行なった場合にも適用できる。

【0019】他のアクティブ素子と組み合わせた駆動を行う場合にも、同様のデータ消去動作を行なえば良い。特に多階調表示或はビデオ表示を行う場合は、図6で説明すると、例えば一旦リセット動作を行った後、その点(D或はF)を起点にするか、0点、或はB(或はC)を起点として、データを書き込めば良い。B・C点を起点とするとデータの書き込み領域はI或はIII、0点を起点とすると領域はII、D・Fを起点とすると領域はII+Iとなる。

【0020】

【発明の効果】この発明によれば、データの消去を行う際の電圧が前の分極レベルに依存しなくなると共に、データの書き込み、消去を行う際の画面のチラツキを抑える事ができる。また、非選択期間における液晶電位の変動を抑える事が出来るので、クロストークの発生を抑えコントラストの低下を防ぐ事が出来る。

【図面の簡単な説明】

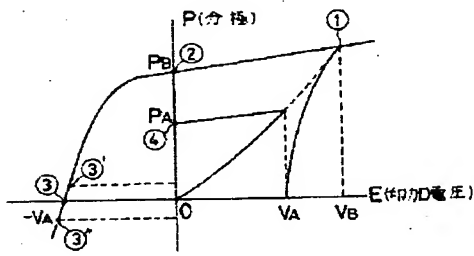
【図1】実施例における駆動原理を示す印加電圧一分極特性図である。

【図2】初期特性の非線形化による残留分極レベルの改善例を示す説明図である。

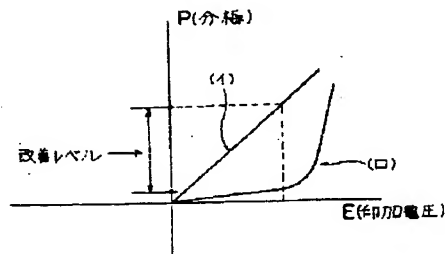
【図3】実施例の駆動波形を示す波形図である。

【図4】一般的な強誘電体膜のヒステリシス特性図である。

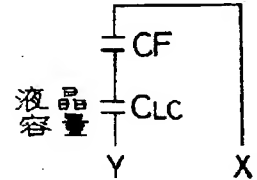
【図1】



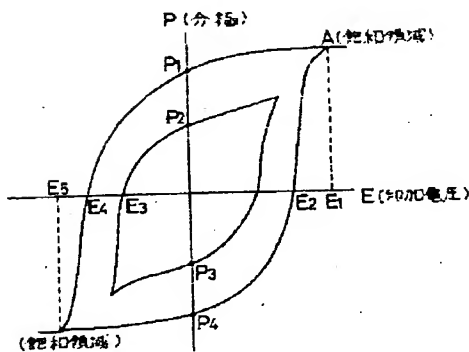
【図2】



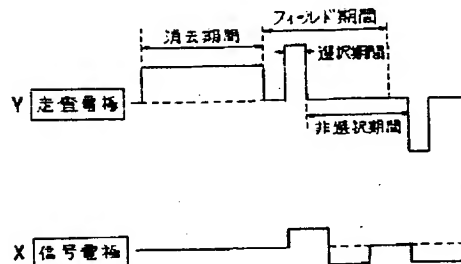
【図3】



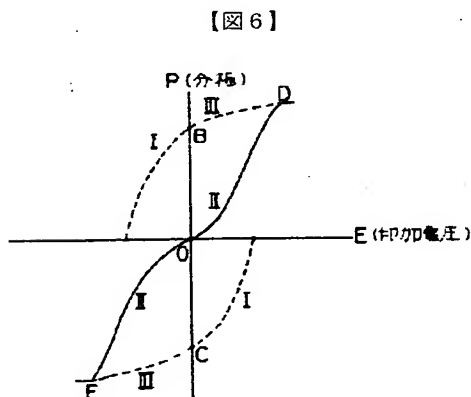
【図4】



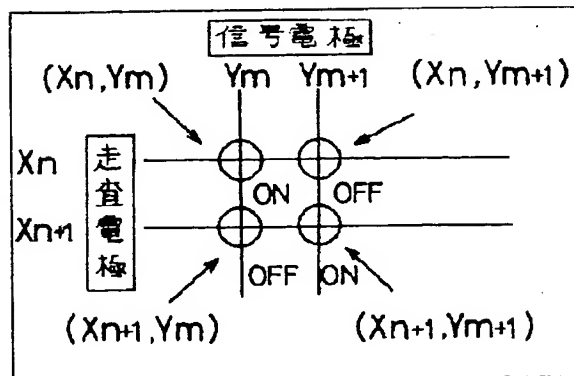
【図5】



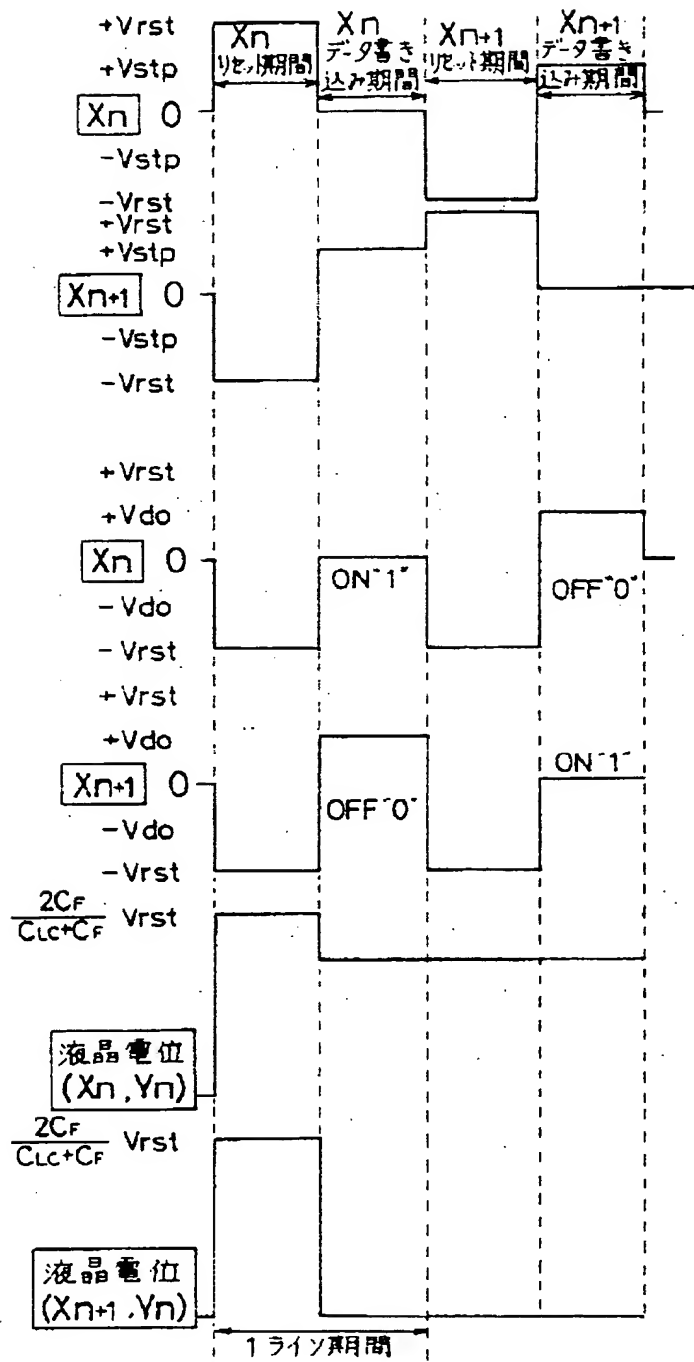
【図6】



【図6】



【図3】



THIS PAGE BLANK (USPTO)